

京都大学大学院情報学研究科
通信情報システム専攻 修士課程入学者選抜試験問題
(平成 26 年度 10 月期入学・平成 27 年度 4 月期入学)

Admissions for October 2014 and for April 2015

Entrance Examination for Master's Program

Department of Communications and Computer Engineering

Graduate School of Informatics, Kyoto University

平成26年8月6日 13:00－16:00

August 6, 2014 13:00 - 16:00

専門基礎B

Problem Set B

注意 (NOTES)

1. 解答開始の合図があるまで中を見てはいけない。
2. これは「専門基礎B」の問題用紙で、表紙共に22枚ある。解答開始の合図があった後、枚数を確かめ、落丁または不鮮明なものがあれば直ちに申し出ること。
3. 問題は10問(B-1, B-2, B-3, B-4, B-5, B-6, B-7, B-8, B-9, B-10)ある。4問を選択して解答すること。 答案用紙の問題番号欄に問題番号を記入すること。
4. 解答は問題ごとに答案用紙1枚を使うこと。答案用紙1枚に2問以上の解答もしくは1問の回答を2枚以上の答案用紙に書いた場合は無効にすることがある。なお、必要な場合「裏に続く」と明記した上で裏面を使用してもよい。
5. 答案用紙は4枚綴じのまま使用し、切り離さないこと。
6. 答案用紙の綴じ込みがはずれた場合は、直ちに申し出ること。
7. 解答は日本語または英語で行うこと。

1. Do not open the pages before a call for starting.
2. This is the “**Problem Set B**” in 22 pages including this front cover.
After the call of starting, check all pages are in order and notify proctors (professors) immediately if missing pages or with unclear printings are found.
3. **Answer 4 of the following 10 questions;** B-1, B-2, B-3, B-4, B-5, B-6, B-7, B-8, B-9, and B-10. State the Question Numbers you choose on the Answer Sheet.
4. Use one sheet for each question. If required, the reverse side may be used, stating “Over” at the end of the page. Note that in case two or more questions are answered in one sheet or two or more sheets are used for one question, they may be regarded as no answers.
5. Do not separate the pages of answer sheets; keep them bound.
6. Notify proctors (professors) immediately if the pages are separated for some reason.
7. Answer the questions either in Japanese or English.

専門基礎B

B-1, **B-2**, **B-3**, **B-4**, **B-5**, **B-6**, **B-7**, **B-8**, **B-9**, **B-10**の10問から4問を選択して解答せよ。

Problem Set B

Choose and answer 4 questions out of **B-1**, **B-2**, **B-3**, **B-4**, **B-5**, **B-6**, **B-7**, **B-8**, **B-9**, and **B-10**.

B-1

下記のすべての問に答えよ。

Answer all the following questions.

(1) デジタル伝送技術に関する問に答えよ。

Answer the following questions related to digital transmission techniques.

(a) 20 Mbps のビット列を 16QAM で送信する際の理想帯域通過フィルタの所要帯域幅を求めよ。

Find the required bandwidth of an ideal bandpass filter to transmit a bit stream of 20 Mbps by 16QAM.

(b) 遅延時間差が $1 \mu\text{s}$ である等振幅の 2 波を持つ伝搬路の周波数伝達関数の概形を示せ。

Suppose there exist two equal-amplitude paths of $1 \mu\text{s}$ delay time difference in a channel. Draw the outline of the frequency response of this channel.

(c) 問 (b) の伝搬路において問 (a) の信号の OFDM 伝送を考える。必要となるガードインターバルの時間割合を 10% 以下とするためには OFDM のサブキャリア数はいくら以上必要か。

Suppose OFDM transmission of the signal in Question (a) over the channel in Question (b). Find the minimum number of subcarriers in order for the guard interval to be less or equal to 10% of the OFDM signal.

continued on next page
次 頁 へ 続 く

(2) M/M/1 待ち行列モデルは、以下の条件を満たす待ち行列の振る舞いを表す。

バッファ数：無限大

サーバー数：1

到着分布：ポアソン分布

サービス時間分布：指数分布

あるノードから回線に伝送されるパケットの待ち時間を M/M/1 モデルで求める。以下の問に答えよ。

M/M/1 queuing model describes the characteristics of queuing system with the conditions below.

Number of buffers: infinite

Number of servers: 1

Arrival distribution: Poisson distribution

Service time distribution: Exponential distribution

Suppose we derive the waiting time of the packets transmitted to a trunk line from a line buffer of a node by using M/M/1 model. Answer the questions below.

(a) 送信中のパケットを含むバッファ内のパケット数が i の状態確率を $p(i)$ ($i = 0, 1, 2, \dots$) とする。単位時間の平均到着数を λ 、平均パケット送信時間を h ($h\lambda < 1$) とするときの状態遷移図を示せ。

Let $p(i)$ ($i = 0, 1, 2, \dots$) be probability of the state when the number of packets in the buffer system including transmitted packet is i . Draw the state transition diagram using λ as average arrival rate and h ($h\lambda < 1$) as average packet transmission time.

(b) $p(i)$ を求めよ。

Derive the probability $p(i)$.

(c) リトルの公式 $N = \lambda T$ と問 (b) で求めた $p(i)$ を用いて、平均系内時間が下式で表されることを示せ。ただし、 N は平均系内パケット数を、 T は平均系内時間を意味する。

Using Little's formula, $N = \lambda T$, and the probability $p(i)$ derived in Question (b), show the average time spent in the system is given in the equation below. In Little's formula, N means the average number of packets in the system and T means the average time spent in the system.

$$T = \frac{h}{1 - \lambda h}$$

(d) 回線速度を 10 Mbps, 平均パケット到着数を 500 パケット/秒, 平均パケット長を 1.25 kByte とするときの平均系内時間を求めよ。

Derive the average time spent in the system when the trunk line speed is 10 Mbps, the average number of arrival packets is 500 packets/second, and the average packet length is 1.25 kByte.

English translation is on the next page.

絶対利得 G_a の無損失アンテナ A から波長 λ , 電力 P の電波を送信する場合を考える. 下記のすべての問に答えよ. ただし媒質は真空とし, その固有インピーダンスを η とする.

- (1) 複素ポインティングベクトルの定義と, その物理的意味を述べよ.
- (2) アンテナ A から, その利得が最大となる方向に距離 r ($\gg \lambda$) を隔てた点 R における複素ポインティングベクトルの大きさと, 電界, 磁界の強さの実効値を求めよ.
- (3) 点 R に微小ダイポールアンテナを置いた場合に, これと整合する負荷で受信される電力を求めよ. ただしダイポールの軸は電界の方向に一致させるものとし, その有効開口面積は $3\lambda^2/8\pi$ で与えられる.
- (4) 微小ダイポールアンテナの絶対利得は $3/2$ である. このことと問 (3) の答を用いて, アンテナ A の有効開口面積を導出せよ.
- (5) 点 R に, アンテナ A と同一のアンテナを対向して置いた場合の受信電力を求めよ.
- (6) 問 (5) で, 送受信アンテナを共に完全導体の平面大地から h ($\ll r$) の高さに置いたとき, 受信電力が最大となる条件およびそのときの受信電力を求めよ. ただし, 受信アンテナの大地の鏡像の方向におけるアンテナ A の絶対利得は $G_a/2$ であるものとする. (鏡像アンテナの有効開口面積に注意せよ.)

continued on next page
次 頁 へ 続 く

Suppose that radio wave of wavelength λ and power P is transmitted from a lossless antenna A, whose absolute gain is G_a . Answer all the following questions. The medium is vacuum, and its intrinsic impedance is η .

- (1) Give the definition of complex Poynting vector, and explain its physical meaning.
- (2) Give the magnitude of the Poynting vector and the effective values of the electric and the magnetic fields at point R, which is located at distance r ($\gg \lambda$) from antenna A in the direction of its maximum gain.
- (3) Give the power received by a matched load when an infinitesimal dipole is placed at point R. Here the axis of the dipole is aligned to the direction of the electric field, and its effective area is given by $3\lambda^2/8\pi$.
- (4) The absolute gain of the infinitesimal dipole is given by $3/2$. Derive the effective area of antenna A using this fact and the answer of the Question (3).
- (5) Give the received power when the same antenna as antenna A is placed face-to-face at point R.
- (6) Derive the condition that the received power becomes maximum, and the maximum power, when both the transmitting and the receiving antennas are located at height h ($\ll r$) above a perfectly conducting ground in the case of Question (5). Here the absolute gain of antenna A in the direction of the mirror image of the receiving antenna is given by $G_a/2$. (Note the effective area of the mirror image antenna.)

下記のすべての設問に答えよ。

Answer all the following questions.

- (1) 以下に示す論理関数 f について、以下の問に答えよ。

Answer the following questions on the logic function f defined below.

$$f = (a + b + c) \cdot (a + b + \bar{c}) \cdot (\bar{b} + \bar{c} + d) \cdot (\bar{a} + b + c) \cdot (\bar{a} + d)$$

- (a) 論理関数 f の最小積和形表現を求めよ。

Give a minimal sum-of-products expression of f .

- (b) 論理関数 f の最小和積形表現を求めよ。

Give a minimal product-of-sums expression of f .

- (c) 論理関数 $g = a + b$, $r = b \cdot d$ とする。 $f = g \cdot h + r$ を満足する全ての論理関数 h の中から、積項数が最小でリテラル数が最も少ない積和形論理式を持つ論理関数の最小積和形表現を求めよ。

Assume $g = a + b$ and $r = b \cdot d$. Among all the logic functions of h that satisfies $f = g \cdot h + r$, derive a minimal sum-of-products expression of a logic function that has the minimum number of product terms with the minimum number of literals in its minimal sum-of-products form.

- (d) 入力として、 a , b , c , d およびそれらの否定 \bar{a} , \bar{b} , \bar{c} , \bar{d} が与えられるものとする。NANDゲート(2入力もしくは3入力)のみを用いて、論理関数 f を出力とするゲート数最小の論理回路を示せ。

Assume a , b , c , d and their complements \bar{a} , \bar{b} , \bar{c} , \bar{d} are available as inputs. Derive a logic circuit that realizes f with the minimum number of logic gates which are 2-input and/or 3-input NAND gates.

- (e) f の a による微分を $\frac{\partial f}{\partial a} = f(0, b, c, d) \oplus f(1, b, c, d)$ と定義する。 $\frac{\partial f}{\partial a}$ の最小積和形表現を求めよ。

The difference of $f(a, b, c, d)$ with respect to a is defined as

$\frac{\partial f}{\partial a} = f(0, b, c, d) \oplus f(1, b, c, d)$. Derive a minimal sum-of-products expression of $\frac{\partial f}{\partial a}$.

- (2) 1ビットの信号 A と B を入力とし、1ビットの信号 Z を出力とする Mealy 型同期式順序回路を設計する。この回路は、現時刻と1時刻前の信号に含まれる1の個数が、入力 A の方が多い場合には Z に1を出力し、等しいか入力 B の方が多い場合には Z に0を出力するものとする。なお、動作開始時には、1時刻前の信号はいずれの入力も0であったものと仮定する。この回路の動作例を表(a)に示す。以下の問に答えよ。

Suppose that we design a Mealy-type synchronous sequential circuit that has two one-bit inputs A and B with one one-bit output Z . If the number of 1's in A in the present and one-clock earlier cycles is greater than that of B , Z is 1. Otherwise, Z

is 0. When the circuit starts operating, it is assumed that the previous signal is 0 for each input. An example of the circuit operation is listed in Table (a). Answer the following questions.

- (a) この回路の状態遷移図を示せ。

Derive a state transition diagram of the circuit.

- (b) 状態数を最小化した状態遷移表と出力表を求めよ。状態数が最小であることをどのようにして確認したかを説明せよ。また、表 (a) の入力 A 、 B に対する状態遷移と出力の様子を説明せよ。

Show the state transition table and the output table with the minimum number of states. Explain how you have verified that the number of states is minimal. Also, explain the state transition and the output sequence for the input sequences of A and B shown in Table (a).

- (c) この回路を最少数の D フリップフロップを用いて実現する。各フリップフロップの入力を与える論理関数の最小積和形表現を求めよ。なお、D フリップフロップの初期値は 0 とする。D フリップフロップの出力と入力を表す論理変数をそれぞれ Q と D で表し、各フリップフロップは添字 1, 2, ... で区別する。添字は状態に割り当てた符号の左端ビットから 1, 2, ... と振るものとする。状態割り当てを明記すること。また、ドントケアがある場合には、それを簡単化に用いること。

We would like to implement the circuit with the minimum number of D flip-flops. Derive the excitation function of each D flip-flop in a minimal sum-of-products form. Here, the initial value of a D flip-flop is assumed to be 0, and logic variables of the output and the input of a D flip-flop are Q and D , respectively. D flip-flop(s) should be distinguished by subscripts 1, 2, ... from the leftmost bit of the assigned states. The state assignment should be explained clearly. A don't-care set should be exploited for logic minimization, if any.

- (d) 出力 Z の最小積和形表現を求めよ。ドントケアがある場合には、それを簡単化に用いること。

Derive the output Z in a minimal sum-of-products form. A don't-care set should be exploited for logic minimization, if any.

表 (a): 回路動作の一例

Table (a): An example of the circuit operation.

Time	1	2	3	4	5	6
A	0	1	1	0	1	1
B	0	0	1	1	0	0
Z	0	1	1	0	0	1

下記の全ての問に答えよ。

Answer all the following questions.

- (1) 表 (a) に示す命令形式を持つ 32 ビット語長の RISC プロセッサが、表 (b) に示す命令セットを持つものとする。例えば add は R 形式の命令であり、レジスタ R[rs] と R[rt] の和をレジスタ R[rd] に書き込む。また lw は I 形式の命令であり、レジスタ R[rs] に即値を加えたアドレスのメモリから読みだしたデータをレジスタ R[rt] に格納する。ただし、R[x], M[x] は x 番地のレジスタおよびメモリを表す。

ここで、op, funct, shamt はそれぞれ命令コード、機能コード、およびシフト量を表す。Imm は即値、SignExtImm は符号拡張した即値、ZeroExtImm はゼロ拡張した即値である。命令実行前、全てのレジスタとメモリにはゼロが書き込まれているものとする。以下の問に答えよ。

A 32-bit word RISC processor has instruction formats shown in Table (a) and supports an instruction set listed in Table (b). For example, “add” is an R-type instruction that writes the sum of contents of registers R[rs] and R[rt] to register R[rd]. “lw” is an I-type instruction that reads data from memory at the address given by adding an immediate to the contents of R[rs] and writes it to register R[rt], where R[x] and M[x] represent a register of and a memory of address x, respectively.

Here, op, funct, and shamt fields denote opcode, function code, and shift amount, respectively. Imm, SignExtImm, and ZeroExtImm, represent immediate, sign extended immediate, zero extended immediate, respectively. All register and memory contents are zero before the instructions are executed. Answer the questions below.

- (a) 図 (a) に示す機械語命令 1, 2, 3 を、アセンブリ・コードを用いて書け。表 (b) 中にボールド体で示しているアセンブリ・コード記述を用いよ。レジスタ名はすべて、「\$ + レジスタアドレス」(\$0, \$1, ...) と表記すること。ただし表にない命令はすべて nop (no operation) とみなせ。

Answer assembly codes for machine code instructions 1, 2, and 3 in Figure (a). Use the assembly code representations in Table (b) shown using a bold font. Registers should be represented as “\$ + register address” (\$0, \$1, ...). The instructions not in the table should be considered as “nop” (no operation).

- (b) 図 (a) に示す機械語命令 1, 2, 3 を順に実行する。これにより値が変化するレジスタまたはメモリを、各命令実行後の値とともに 16 進数で示せ。必要であれば、エンディアンは任意に定義してよい。

Assume machine code instructions 1, 2, and 3 in Figure (a) are sequentially executed. Answer the changes in register or memory values in hexadecimal after each instruction is executed. Define endian if necessary.

表 (a) 命令形式と各フィールドのビット幅.

Table (a) Instruction formats and bit widths of the fields.

R 形式	Field	op	rs	rt	rd	shamt	funct
R-format	bit width (bits)	6	5	5	5	5	6
I 形式	Field	op	rs	rt	Immediate		
I-format	bit width (bits)	6	5	5	16		

表 (b) 命令セット (表内の数字はすべて 10 進数).

Table (b) Instruction set (all numbers in this table are decimal).

命令 Inst- ruction	形式 Format	フィールド Field						アセンブリ・コード Assembly code 動作 Operation	
		R	op	rs	rt	rd	shamt		funct
		I	op	rs	rt	Immediate			
add	R	0	rs	rt	rd	0	32	add rd, rs, rt addition: $R[rd] = R[rs] + R[rt]$	
sub	R	0	rs	rt	rd	0	34	sub rd, rs, rt subtraction: $R[rd] = R[rs] - R[rt]$	
and	R	0	rs	rt	rd	0	36	and rd, rs, rt logical AND: $R[rd] = R[rs] \& R[rt]$	
or	R	0	rs	rt	rd	0	37	or rd, rs, rt logical OR: $R[rd] = R[rs] R[rt]$	
nor	R	0	rs	rt	rd	0	39	nor rd, rs, rt logical NOR: $R[rd] = \sim(R[rs] R[rt])$	
addi	I	8	rs	rt	Imm			addi rt, rs, Imm add immediate: $R[rt] = R[rs] + \text{SignExtImm}$	
andi	I	12	rs	rt	Imm			andi rt, rs, Imm AND immediate: $R[rt] = R[rs] \& \text{ZeroExtImm}$	
ori	I	13	rs	rt	Imm			ori rt, rs, Imm OR immediate: $R[rt] = R[rs] \text{ZeroExtImm}$	
lw	I	35	rs	rt	Imm			lw rt, Imm(rs) load word: $R[rt] = M[R[rs] + \text{SignExtImm}]$	
sw	I	43	rs	rt	Imm			sw rt, Imm(rs) store word: $M[R[rs] + \text{SignExtImm}] = R[rt]$	

Instruction 1: 01294022
 Instruction 2: 2109fffc
 Instruction 3: ad290400

図 (a) 機械語命令列 (16 進数)

Figure (a) Sequence of machine code instructions (hexadecimal).

continued on next page
次 頁 ^ 続 <

- (2) キャッシュ・メモリを搭載するプロセッサが図 (b) に示すアドレス (16 進数で書かれている) に格納された語 (1 語は 4 バイト) を上から順にアクセスする。このキャッシュは当初は空である。このとき、以下の間に答えよ。

A processor with a cache memory accesses to words (1-word = 4-byte) stored in addresses (represented in hexadecimal) shown in Figure (b) from top to bottom. The cache is initially empty. Answer the following questions.

- (a) 上記キャッシュ・メモリがブロック・サイズが 2 語で総容量が 32 語のダイレクト・マップ・キャッシュであるとき、図 (b) に示すアドレスへの読み出しアクセスがそれぞれヒットするかミスするかをその理由と合わせて示せ。

Assuming the cache memory is a direct-mapped cache whose block size is 2 words and the total capacity is 32 words, answer whether each read access to the addresses shown in Figure (b) is a hit or a miss with reason.

- (b) 上記キャッシュ・メモリがブロック・サイズが 4 語で総容量が 32 語のダイレクト・マップ・キャッシュであるとき、図 (b) に示すアドレスへの読み出しアクセスがそれぞれヒットするかミスするかをその理由と合わせて示せ。

Assuming the cache memory is a direct-mapped cache whose block size is 4 words and the total capacity is 32 words, answer whether each read access to the addresses shown in Figure (b) is a hit or a miss with reason.

- (c) キャッシュの連想度を上げると多くの場合はミス率が減少するが、常に減少するとは限らない。LRU (Least Recently Used) アルゴリズムで置き換えを行う 2 ウェイ・セット・アソシアティブ・キャッシュにおいて、同じ容量のダイレクト・マップ・キャッシュよりもミスが多く発生するような、短いメモリアクセス系列を示せ。

The cache miss ratio usually decreases if the cache associativity increases. But this statement is not always true. Give a short sequence of memory accesses for which a two-way set-associative cache having an LRU (Least Recently Used) replacement policy would experience more misses than a direct-mapped cache of the same capacity.

```
Address 1: 00000000
Address 2: 00000004
Address 3: 00000008
Address 4: 0000010c
Address 5: 00000110
Address 6: 0000000c
Address 7: 00000010
Address 8: 00000014
Address 9: 00000004
```

図 (b) メモリアクセス系列

Figure (b) Sequence of memory accesses.

B-7.

下記の全ての問いに答えよ。

Answer all the following questions.

English translation is on the next page.

ポストの対応問題（非可解であることは証明なしで使用して良い）のインスタンスは $\{0, 1\}$ 上の列の対の集合

$$\{(x_1, y_1), (x_2, y_2), \dots, (x_k, y_k)\}$$

で与えられ、 $x_{i_1}x_{i_2}\cdots x_{i_n} = y_{i_1}y_{i_2}\cdots y_{i_n}$ であるような整数列 $i_1i_2\cdots i_n$ が存在するときまたその時に限り、そのインスタンスに対する答えはイエスになる。以下の問いに答えよ。

(1) 答えがイエスになるようなインスタンスの例を挙げよ。但し上の整数列の長さ (n の値) が最低でも 3 になる (要説明) ような例であること。

(2) (1) の解答で使用した整数列 $i_1i_2\cdots i_n$ に対して、列 $x_{i_n}^R x_{i_{n-1}}^R \cdots x_{i_1}^R$ と列 $y_{i_1}y_{i_2}\cdots y_{i_n}$ がどのような列になるかを与え、それらの関係を述べよ。但し x^R は列 x の逆 (後ろから前に読んだ列) を表す。

(3) $\{0, 1, \#\}$ 上の言語 $\{x\#x^R \mid x \in \{0, 1\}^*\}$ を生成する文脈自由文法を与えよ。

(4) 与えられたポストの対応問題に対し、以下の言語を生成する文脈自由文法を与えよ。

$$\{x_{i_n}^R x_{i_{n-1}}^R \cdots x_{i_1}^R \# y_{i_1} y_{i_2} \cdots y_{i_n} \mid 1 \leq i_1, i_2, \dots, i_n \leq k\}$$

(5) 2つの文脈自由文法が生成する言語が互いに素であるかどうかを判定する問題は非可解であることを証明せよ。

なお、質問は一切受け付けない。問題に不審のある場合はそのことを明記し、妥当な仮定を設定して解答すること。解答は細部にこだわりすぎるよりは、アイデアを分かりやすく説明することが重要である。ただ、説明が大雑把過ぎて基本的事項を誤解していると採点者が判断することが無いように注意すること。

continued on next page
次 頁 へ 続 く

An instance of the Post's Correspondence Problem (you can use the fact that the problem is unsolvable without proof) is given as a set of string pairs

$$\{(x_1, y_1), (x_2, y_2), \dots, (x_k, y_k)\},$$

where x_i and y_j are strings over $\{0, 1\}$. It is said that this instance has answer YES iff there is a sequence of integers $i_1 i_2 \dots i_n$ such that $x_{i_1} x_{i_2} \dots x_{i_n} = y_{i_1} y_{i_2} \dots y_{i_n}$. Answer the following questions.

(1) Give an example of an instance whose answer is YES with the integer sequence having length (the value of n) at least three (proof is needed).

(2) Obtain two string sequences $x_{i_n}^R x_{i_{n-1}}^R \dots x_{i_1}^R$ and $y_{i_1} y_{i_2} \dots y_{i_n}$ for the integer sequence $i_1 i_2 \dots i_n$ that is used in (1), and explain the relation between them. Here, x^R denotes the reverse of x (the sequence reading x from back to front).

(3) Obtain a context-free grammar that generates language $\{x \# x^R \mid x \in \{0, 1\}^*\}$ over alphabet $\{0, 1, \#\}$.

(4) For a given Post's Correspondence Problem, obtain a context-free grammar generating the following language.

$$\{x_{i_n}^R x_{i_{n-1}}^R \dots x_{i_1}^R \# y_{i_1} y_{i_2} \dots y_{i_n} \mid 1 \leq i_1, i_2, \dots, i_n \leq k\}$$

(5) Prove that it is unsolvable to decide whether given two context-free grammars generate two disjoint languages.

Your questions about the problem will NOT be answered. If you think there is a flaw in the problem, first make it clear. Then make some reasonable assumption or correction and give your answer. Your answer should be easy to read, namely it is more important to make the basic idea clear rather than to go to too much detail. At the same time, if your answer is too sloppy, it would cause a doubt that you are making some fundamental misunderstanding or confusion.

マルチタスクオペレーティングシステムにおける並行プロセスに関して以下の全ての問に答えよ。

Answer all the following questions on concurrent processes in multitask operating systems.

- (1) UNIX 系オペレーティングシステムにおいて `fork()`、`exec()`、および `wait()` システムコールを用いてプロセスがどのように子プロセスを生成し実行するか説明せよ。

Explain how a process creates and executes child processes using `fork()`, `exec()`, and `wait()` system calls in UNIX-like operating systems.

- (2) セマフォを用いた排他制御方法を説明せよ。

Explain the mutual exclusion method based on semaphores.

- (3) プロセス間通信を行う方法をいくつか挙げ、説明せよ。

Give several methods for inter-process communication and explain them.

以下のすべての問に答えよ。

Answer all the following questions. English translation is on the next page.

1. レンタカーに関する以下の関係データベーススキーマを考える。下線を施した属性集合は主キーを表すものとする。

車 (車 ID, 車種, 色)

顧客 (顧客 ID, 氏名, 年齢, 免許種別, 保険クラス)

予約 (車 ID, 顧客 ID, 日付)

次の問いに答えよ。

- [1] 以下の問合せを、関係代数で表現せよ。

25歳未満の顧客が予約した車の車種をすべて求めよ。

- [2] [1]の問合せ処理を高速化するためにはどのような索引を設けるべきか答えよ。

- [3] 以下の問合せを、(i) 関係代数、(ii) 関係論理 (iii) SQL で表現せよ。

赤い車と青い車を別の日に予約した顧客の顧客 ID と氏名をすべて求めよ。

- [4] 関係スキーマ「顧客」の上に以下の関数従属性が成立する場合、関係スキーマ「顧客」はどのような問題点を持つか？ またその問題点を解決するための方法を説明せよ。

年齢, 免許種別 → 保険クラス

保険クラス → 免許種別

2. トランザクション管理に関する以下の問いに答えよ。

- [1] データベース管理システムにおいてトランザクション管理が必要である理由を説明せよ。

- [2] WAL (Write Ahead Log)とは何か？ 例を用いて WAL を用いない場合に生じる不都合を説明せよ。

- [3] Undo ログによる障害回復について例を用いて説明せよ。

- [4] 直列化可能性を説明せよ。また、直列化可能性の条件を満足しないトランザクションスケジュールの例を与えよ。

continued on next page
次 頁 へ 続 く

1. Consider the following relational database schema about rent-a-cars. The sets of underlined attributes in each relational schema represent primary keys.

Car (car_id, model, color)

Customer (customer_id, name, age, license_type, insurance_class)

Reservation (car_id, customer_id, date)

Answer the following questions:

- [1] Express the following query in relational algebra.

Find all the models of cars reserved by customers younger than 25.

- [2] What kind of indexes should be created to expedite the processing of the query in [1] ?
- [3] Express the following query in (i) relational algebra, (ii) relational calculus, and (iii) SQL.

Find the customer_ids and names of customers who made reservations for a red car and a blue car each for different dates.

- [4] Assume the following functional dependencies hold on the relational schema "Customer." In that case, what problems does the relational schema "Customer" have ? Explain methods to resolve the problems.

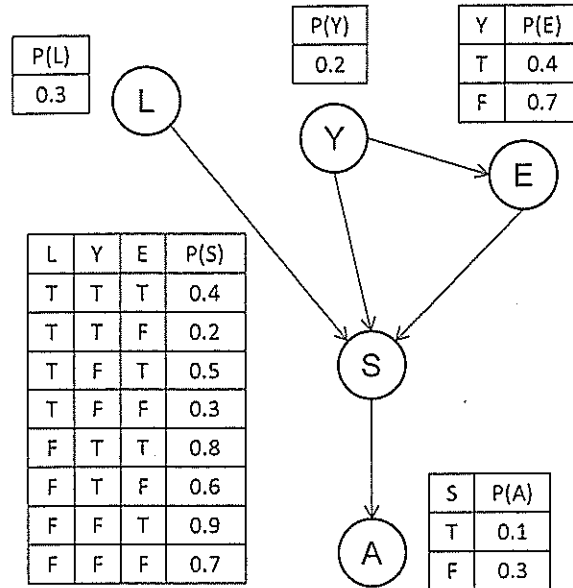
age, license_type \rightarrow insurance_class

insurance_class \rightarrow license_type

2. Answer the following questions on transaction management:

- [1] Explain why transaction management is necessary in database management systems.
- [2] What is WAL (Write Ahead Log)? Explain, using an example, inappropriate situations which would arise if WAL were not used.
- [3] Explain failure recovery by Undo log using an example.
- [4] Explain serializability. Provide an example of transaction schedule which does not satisfy the serializability condition.

ベイジアンネットに関する以下の5つの問いに答えよ。English translation is on the next page.



図(a) ベイジアンネット
Figure (a) Bayesian network

図(a)は5つのブール変数を持つベイジアンネットを表す。ここで、L=Lack_of_sleep(睡眠不足である)、Y=Young(年が若い)、E=Experienced_driver(運転経験が豊富である)、S=drive_Safety(安全運転をする)、A=get_in_an_Accident(事故に遭遇する)を表す。

- (1) この問題の完全な同時分布を表すために必要な値の個数を示せ。
- (2) 図(a)のベイジアンネットに関して、以下の等式が成立するかどうかを説明せよ。なお、本設問では条件付確率表(CPT)の値は無視して、ネットワーク構造のみを考慮すればよい。

$$P(L,E)=P(L)P(E)$$

$$P(A|S,E)=P(A|S,E,Y)$$
- (3) 確率 $P(L,Y,\neg E,S,\neg A)$ の値を計算せよ。
- (4) ある若くて、かつ、運転経験豊富ではない運転者が安全運転をしていたにもかかわらず事故に遭遇したとする。このとき、この運転者が睡眠不足であった確率を計算せよ。
- (5) 新しいブール変数 $C = \text{Collision_avoidance_system}$ (衝突被害軽減ブレーキが正常である)をネットワークに加える。衝突被害軽減ブレーキとは自動車が障害物を感知して衝突に備える機能の総称であり、自動車の装備されているとする。衝突被害軽減ブレーキが正常であれば真、さもなければ偽の値を取る。この場合のベイジアンネットを描け。ただし、条件付確率表の値は与えなくてよい。

Answer the following five questions about Bayesian networks.

Figure (a) shows a Bayesian network with five Boolean variables $L = \text{Lack_of_sleep}$, $Y = \text{Young}$, $E = \text{Experienced_driver}$, $S = \text{drive_Safety}$, $A = \text{get_in_an_Accident}$.

(1) Show how many values are required to represent the full joint probability distribution for this problem.

(2) Explain whether the followings can be asserted or not in the Bayesian network shown in Figure (a). Note that it is enough to consider only the network structure, that is, the conditional probability tables (CPTs) can be ignored for now.

$$P(L,E)=P(L)P(E)$$

$$P(A|S,E)=P(A|S,E,Y)$$

(3) Calculate the value of probability $P(L, Y, \neg E, S, \neg A)$.

(4) Calculate the probability that someone is lack of sleep given that he/she is young, is not an experienced driver, drives safety but gets in an accident.

(5) Suppose that a new Boolean variable $C = \text{Collision_avoidance_system}$ is added to the network. A car is equipped with a collision avoidance system, which is an automobile safety system designed to reduce the severity of an accident. If the collision avoidance system functions well, C is true. Otherwise, C is false. Draw the new network. Here, it is not needed to give specific values of CPTs.